

明新科技大學 校內專題研究計畫成果報告

奈米元件中銅種晶層表面形態與電性受光激影響之研究

The Study of the Influence on the Morphology and Electrical Characteristics of Cooper Seed Layer in Nanometer Devices after Different Irradiation

計畫類別：任務型計畫 整合型計畫 個人計畫

計畫編號：MUST-97 電子-01

執行期間：97 年 3 月 1 日 至 97 年 9 月 30 日

計畫主持人：陳啟文 博士

共同主持人：方炎坤 博士

計畫參與人員：賴信誠 葉郁龍

處理方式：公開於校網頁

執行單位：電子工程系所

中 華 民 國 97 年 9 月 30 日

中文摘要

關鍵詞：銅導線，電子束。

銅導線是近代 VLSI 領域內新開發的製程，在金屬內連線上的許多特色優於鋁。在180nm的導線技術上，銅是一種很不錯的選擇，但是線寬下降到130nm時，由於晶粒成長及散射等問題，將使其品質和穩定度受到影響，如電阻率的急遽上升。

於今日的 ULSI 製程技術中，銅已經成為做導線的最佳材料。當積體電路的尺寸越做越小，進入深次微米的世代，速度加快、線寬變窄，電流密度也大大的提高。與元件微型化不同，導線的傳輸速度會隨尺寸縮減而更遲緩，即所謂的導線 RC 延遲。到了百萬位元的超大型積體電路，次微米的 RC 延遲時間已經接近閘極傳輸時間，而現今的深次微米元件在0.25um以下時，金屬內連線 RC 延遲時間，更超過閘極傳輸時間，變成限制元件速度的主因。

元件微型化之後，後段導線也必須跟著微型化，且單一層導線已經不敷使用，必須使用多層內導線技術。傳統的鋁導線因為阻值大，抗電致遷移能力差，容易斷裂，遭受到日益嚴重的可靠度問題，鋁導線所遭遇到的問題可以由銅導線來解決。銅是電阻率第二低的材料如表1所示，比鋁低了40%，降低功率損失、熔點高，而且抗電致遷移能力又好，可以提高金屬內連線對於高電流密度的承受能力，相對的提高了可靠度。此外銅具有較高的熱傳導係數，能加快晶片散熱速度，可用物理氣相沉積、化學氣相沉積、電鍍或者是無電鍍的方式成長薄膜。所以銅導線在微型化元件的多層內導線上備受重視。但銅金屬在格式化上也有問題，因為本身無法變成高揮發性的氟化物，所以不能使用乾蝕刻技術，若用濕蝕刻則會有嚴重的底切現象，線寬越小問題越嚴重。

本計劃的目的在於研究種晶層薄膜表面，經可見光，UV光，電子束照射或撞擊後，其電性及形態變化的情形及兩者的關聯性。經由實驗，並使用AFM及TEM分析其表面形態，吾人發現可見光，UV光，及電子束的照射強度，時間，皆會影響種晶層表面。但其影響程度皆不相同，其中以電子束的影響最大。例如5000伏以上的電子束照射20秒以上就可以使中介窗的電阻變化20%以上。又受可見光與UV光照射後的中介窗電阻變化趨勢剛好相反，此外並發現中介窗受可見光，UV光，及電子束照射後其阻值的變化與中介窗在晶圓上的位置有很大的關係。

英文摘要

Keywords : Cu/low-k interconnects, E-beam

In this proposal, the target has been paid on study of the resistance change and the surface morphology of seed layer in the via of Cu/low-k multilevel interconnects ,after the irradiation of visible light,UV light,and E-beam.

In the past , the via filling by electroplating was found to be quite sensitive to the morphology of sidewall .Hence, we suspect the morphology of seed layer will be affected by the the irradiation of visible light,UV light,and E-beam during the inspection of seed layer thus causing the via , s resistance change .

In this study ,we used AFM and TEM to examine the surface morphology of seed layer surface after the irradiation of visible light,UV light,and E-beam and found the surface morphology indeed changed with time and strength of these lights or E-beam.Additionally the resistance of via is dependent on the chip located on the wafer.

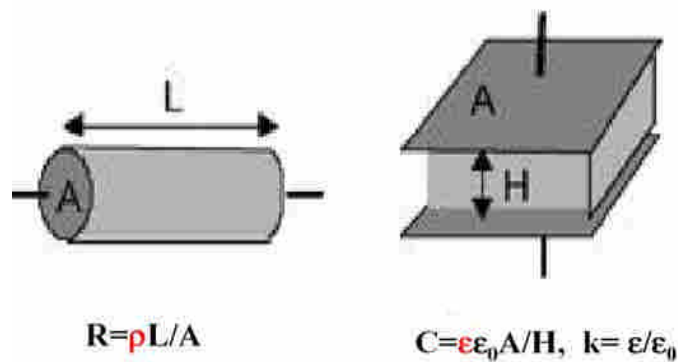
目 錄

中 文 摘 要	2
英 文 摘 要	3
目 錄	4
一、前 言	5
二、實 驗 步 驟	13
三、結 果 討 論	18
四、結 論	29
五、參 考 文 獻	30
六、致 謝	32
自 評 表	33
附 錄	34

一、前言

1. 計畫之背景

在銅/低介電係數連接線中，縮短導線長度可以減少 RC 延遲，如圖 1 所示，但如此會需要使用更多層的導線製作結構，如此一來會使製程的複雜度提高而導致產能和良率下降，因此，必須採用阻值更低的導線和介電常數低的介電層。在次微米元件線幅以下時，導線的 RC 延遲拖累元件的操作速度，所以必須以阻值較低的銅導線和低介電值材料介電層(K=2)，以求超越導線時脈訊號傳輸的瓶頸。由以上所述可知，在整個銅雙鑲入式的製程中，將面臨到許多製程模組技術的挑戰。



ϵ_0 : permittivity of free space

圖 1 RC 延遲圖

然而到了65奈米製程，如圖2所示，如果 PVD 不能夠符合階梯覆蓋(Step Coverage)或是阻抗的要求，那麼原子層沉積 ALD 設備將起來取而代之，ALD 目前主要是應用是在阻障層。到了45奈米將完全的把 ALD 設備推向完整的應用領域。

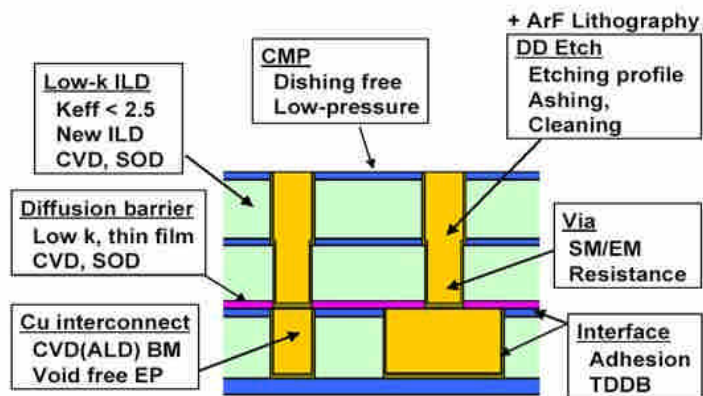


圖 2 65 奈米製程圖

吾人計劃在種晶層特以可見光，UV光，E-beam 照射之後，再經過銅電鍍，化學機械研磨，再經過晶圓電性量測之後，量測 Rc-Via 值，並加以做 TEM 分析。從中探討三者不同的強度，照射時間的長短，對於種晶層以及經過化學機械研磨之後二者的影響。

2 積體電路製程技術的發展

2.1 銅金屬導線

於今日的 ULSI 製程技術中，銅已經成為做導線的最佳材料。當積體電路的尺寸越做越小，進入深次微米的世代，速度加快、線寬變窄，電流密度也大大的提高。與元件微型化不同，導線的傳輸速度會隨尺寸縮減而更遲緩，即所謂的導線 RC 延遲。到了百萬位元的超大型積體電路，次微米的 RC 延遲時間已經接近閘極傳輸時間，而現今的深次微米元件在0.25um以下時,金屬內連線 RC 延遲時間，如圖3所示，更超過閘極傳輸時間,變成限制元件速度的主因。

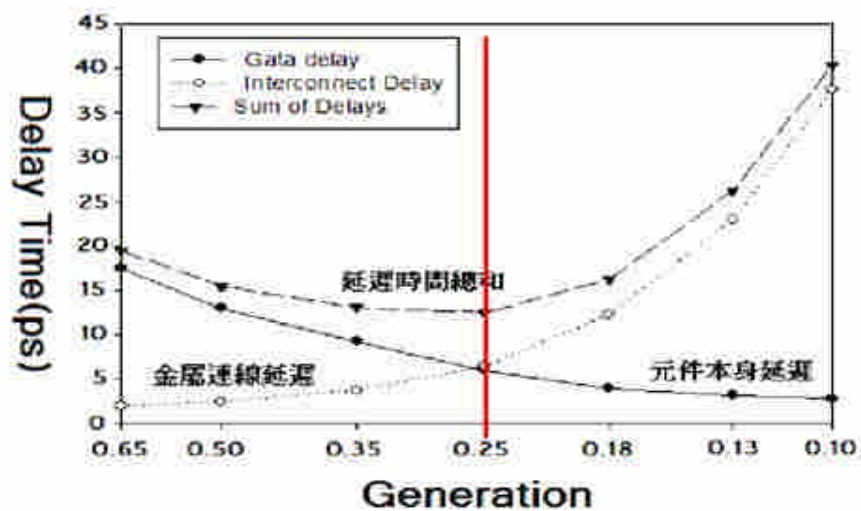


圖 3 金屬內連線 RC 延遲時間圖

元件微型化之後，後段導線也必須跟著微型化，且單一層導線已經不敷使用，必須使用多層內導線技術。傳統的鋁導線因為阻值大，抗電致遷移能力差，容易斷裂，遭受到日益嚴重的可靠度問題，鋁導線所遭遇到的問題可以由銅導線來解決。銅是電阻率第二低的材料如表1所示，比鋁低了40%，降低功率損失、熔點高，而且抗電致遷移能力又好，可以提高金屬內連線對於高電流密度的承受能力，相對的提高了可靠度。此外銅具有較高的熱傳導係數，能加快晶片散熱速度，可用物理氣相沉積、化學氣相沉積、電鍍或者是無電鍍的方式成長薄膜。所以銅導線在微型化元件的多層內導線上備受重視。但銅金屬在格式化上也有問題，因為本身無法變成高揮發性的氟化物，所以不能使用乾蝕刻技術，若用濕蝕

刻則會有嚴重的底切現象，線寬越小問題越嚴重。

表 1 銅金屬特性及比較表




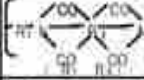
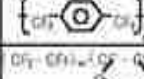

	Al	Al alloy	Cu	W
Resistivity ($\mu\Omega\cdot\text{cm}$)	2.66	~ 3.5	1.67	5.65
Electromigration Resistance	Poor	Poor	Good	Very good
Corrosion Resistance	Good	Good	Poor	Good
Adhesion to SiO ₂	Good	Good	Poor	Poor
Si Deep Levels	No	No	Yes	No
CVD Processing	?	None	Available	Available
RIE etching	Available	Available	No	Available

銅導線是近代 VLSI 領域內新開發的製程，在金屬內連線上的許多特色優於鋁。在 180nm 的導線技術上，銅是一種很不錯的選擇，但是線寬下降到 130nm 時，由於晶粒成長及散射等問題，將使其品質和穩定度受到影響，如電阻率的急遽上升。

2.2 低介電材料

將一絕緣物質置於兩平行電極中，當對此系統施加一固定電壓時，由於此物質受到電場的影響，物質內部會發生極化而產生出淨電偶極矩，因此會有電荷在平行電極上累積，而造成電容效應，具有上述特性的物質就稱為介電材料 (dielectric material)，而介電材料受到電場極化的程度，則稱為該材料的介電性質，其介電性質的大小，通常是以介電常數(dielectric constant, ϵ_r)來代表。而介電常數的定義為將該物質置於兩平行板電極間，在一定電壓下產生與兩電極板間呈真空狀況下所量測之電容比值。介電常數越高，代表兩電極板間的電容 (capacitance, C)值會越大。而低介電材料也就是一般所稱的 low K 材料，如表2所示。由於在電場之影響下，本身受到極化的效應會很小，因此不易在金屬電極上累積電荷，產生電容效應。假如在半導體多層金屬化製程上之金屬與金屬層導入低介電材料，由於受到低介電材料不易極化的關係，金屬層間之電容效應會減小，因而會降低電容效應所導致的訊號延遲。

表 2 各項 low K 材料之特性表

	Material	Process	Dielectric Const.	Structure	Thermal stability	Concerns	
Inorganic dielectrics	SiO ₂	plasma CVD	4.0	—	>1000°C	—	
	SiOF	plasma CVD	3.4~3.6	—	>750°C	Estability	
	HSQ(hydrogensilses-quioxane)	SOD	2.8~3.0		~400°C	Thermal stability O ₂ plasma	
	Porous silica	SOD	1.8~2.4	—	—	Mechanical	
Organic dielectrics	SiOC	plasma CVD	2.7~2.9		~700°C	O ₂ plasma	
	Porous SiOC	plasma CVD	2.2~2.5	—	—	Mechanical	
	MSQ(methylsilses-quioxane)	SOD	2.7~2.9		~700°C	O ₂ plasma	
	Porous MSQ	SOD	1.8~2.5	—	—	Mechanical	
	Org. Polymer	Polyimide	SOD	3.0~3.5		~450°C	O ₂ plasma
		Parylene, etc.	SOD, CVD, plasma polymerization	2.2~3.0		~400°C	O ₂ free process Adhesion
		Tefron, etc.	plasma CVD	2.0~2.4		~100°C	Thermal stability O ₂ plasma Adhesion
	amorphous carbon(F-doped)	plasma CVD	<2.5	—	~700°C	O ₂ plasma	

由以上所述得知，使用於內連導線的低介電材料不僅其介電常數要低，還必須具有良好的階梯覆蓋能力、高的崩潰電壓、低針孔密度、低薄膜內應力以及良好的平坦性。

一般而言，低介電材料大致可分為無機材料與有機材料兩種，在無機低介電材料方面，有傳統的二氧化矽、氮化矽(Si₃N₄)及較先進的氟氧化矽(SiOF)，無機的低介電材料大部分都是以電漿輔助化學汽相沉積法(plasma enhanced chemical vapor deposition, PECVD)成長。

傳統的二氧化矽其介電值為3.9，已不足符合在深次微米製程的需求，而SiOF 雖具有較低之介電值(約為3.0)，但由於其氟含量不易控制，且易導致膜材吸水，造成材料的不穩定。而有機低介電材料是以有機碳氫化合物為主，目前有聚醯亞胺(polyimide, PI)及其衍生物，如：fluorinated polyimide (FPI)及 polyarylene ether(PAE)等材料為主，由於這些材料可擁有較低的介電係數(大約2.6~3左右)，所以近年來已成為熱門的研究對象，更且有機低介電材料能以旋轉塗佈法(spin-coating)來成膜，其製程相當簡單。所謂旋轉塗佈法就是先將介電材料之先驅物溶解在某一溶劑中，再將這溶液滴在晶片上，利用不同的轉速，來控制薄膜的厚度與均勻性，這種塗佈方式與傳統式 PECVD 設備方法相比較下，不但其製造成本較低廉且可獲得良好之平坦化效果，也是有機低介電材料能被吸引廣泛注意地另一重要因素。

現階段應用材料以化學氣相沉積(CVD)製程所生成的 low-k 絕緣層，介電常數落在3 左右，已獲計畫朝90奈米邁進的部份廠商採用。待2007年前進至65奈米節點時，將進一步推出介電常數在3以下的第二代 BD 材料，屆時 BD 材質介電常數就會降到3以下，現在第二代的 BD 材質仍在研發當中。BD 解決方案可望在2010年時，延伸運用至45 奈米節點，甚至再推進至2013年的32奈米節點。而 BD 的差異性會影響中介道的阻值差異，如圖4所示，為BD的差異性對中介道的阻值比較圖。另外low-k 材質不僅可提高晶片效能，更可降低晶片消耗的能量。

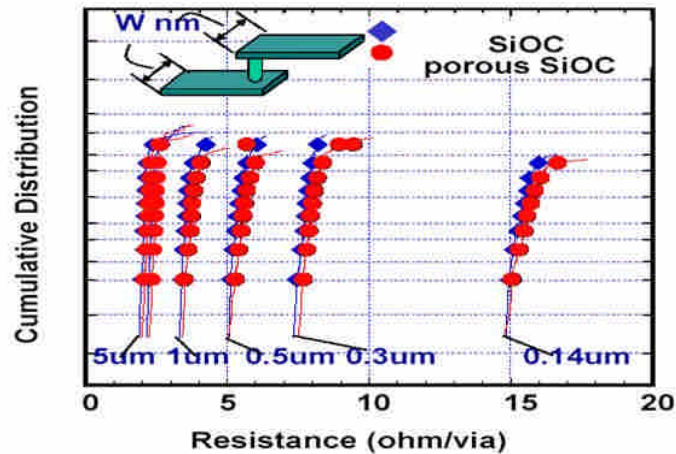


圖 4 BD 的差異性對中介道的阻值比較圖

3 本計畫相關技術

3.1 銅電鍍

化學電鍍由於具有低成本、製程簡單、低溫製程以及高沉積速率等優點，使得這項沉積技術已成為沉積銅金屬導線應用於半導體金屬化製程之主要方法之一。以化學電鍍法沉積銅金屬，其電鍍液組成主要為硫酸與硫酸銅，但只以這兩種成分之電鍍液來沉積銅金屬，其鍍膜品質相當粗糙而且也無法達到無孔洞及無細縫的填入，因此常會在電鍍溶液中加入一些化學添加劑來提高鍍膜的品質與填洞的效果。

在傳統的孔洞圖形物件電鍍過程中，由於在孔洞尖角處具有較大的電荷密度，電鍍時銅離子會被電荷吸引而由尖角處開始沉積，使得尖角處的沉積速率大於孔洞底部沉積速率，導致鍍層形成空洞。當尖角處的沉積速率等於孔洞底部沉積速率時，則會有細縫產生。鍍膜時不管是產生空洞或則是細縫都會使電鍍液殘存於鍍膜中，導致鍍膜品質降低。電鍍銅沉積行為在化學添加劑的影響下，會具有一種獨特的成長機制，此時孔洞底部沉積速率會大於尖角處的沉積速率，而使得銅膜沉積會由孔洞底部向上開始沉積，如圖 5 所示，為銅膜沉積沉積過程圖。在此沉積機制下，銅在電鍍過程中會具有良好的填洞效果，一般稱之為超填洞

(super-filling)。由於超填洞的出現，使得電鍍銅技術得以應用於半導體 0.15 μm 以下銅金屬導線製程中，而引起各界對鍍銅之化學添加劑受到廣泛研究。

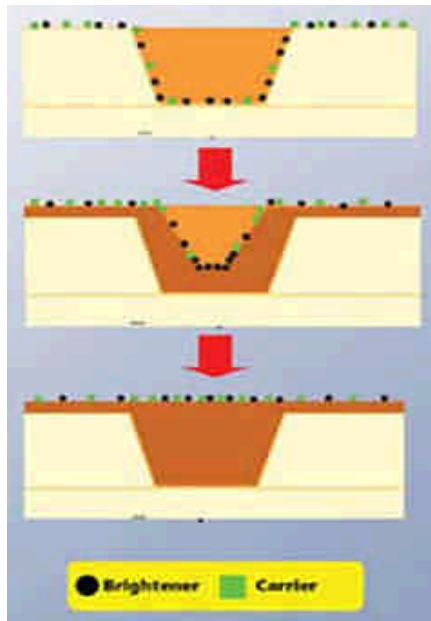


圖 5 銅膜沉積沉積過程圖

在了解添加劑對鍍膜的影響之前，首先要了解在電鍍過程中銅金屬的沉積機制。在化學電鍍的程序中，銅離子在基材還原成銅主要會經由三個步驟：(1)銅離子的傳遞，(2)電荷轉移，(3)銅金屬的沉積。在步驟(1)時，會在陽極上施與一正電荷，銅離子就會由陽極表面處析出。由於本身會受到陰極上負電荷的吸引，因此會往陰極移動，而到達陰極外的電雙層區(electrical double layer)，電雙層區產生的主要原因是陰極金屬固體與溶液間為了保持介面區域的平衡所產生的電位差。當銅離子到達電雙層區時銅離子就會與陰極上負電荷產生步驟(2)之電荷轉移，進而在陰極基板上開始沉積，由於電荷轉移的機構不同，銅金屬的沉積路徑也會有所不同。如圖6所示，為銅沉積反應之基本示意圖。

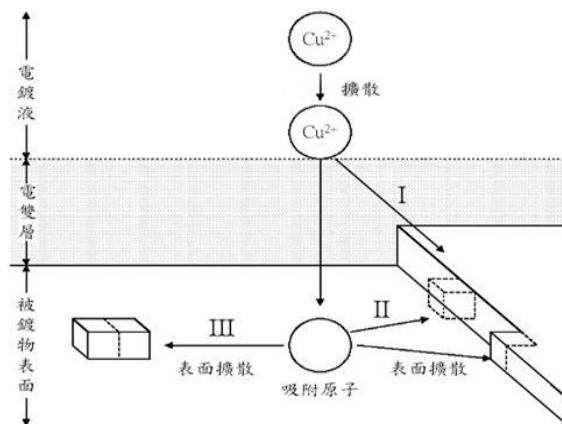


圖 6 銅沉積反應之基本示意圖

3.2 化學機械研磨技術

如圖 7 所示，為銅製程化學機械研磨裝置圖，由於傳統的活性離子蝕刻所使用的氣體(如氯化物及氟化物)與銅反應後所產生的蝕刻產物不具有高揮發性質，所以無法達到蝕刻的目的。為了解決銅金屬在蝕刻上所遭遇到的問題，1998 年美國 IBM 公司已發展出鑲嵌技術(damascene)配合化學機械研磨的方法，將圖形定義的區域，由金屬層轉移到介電層，當介電層完成蝕刻後，再以適當的沉積方式將銅金屬填入，最後再以化學機械研磨法來去除多餘的金屬，以達到平坦化的目的。而圖 8 所示，為銅製程與傳統介電質化學機械研磨之比較圖。

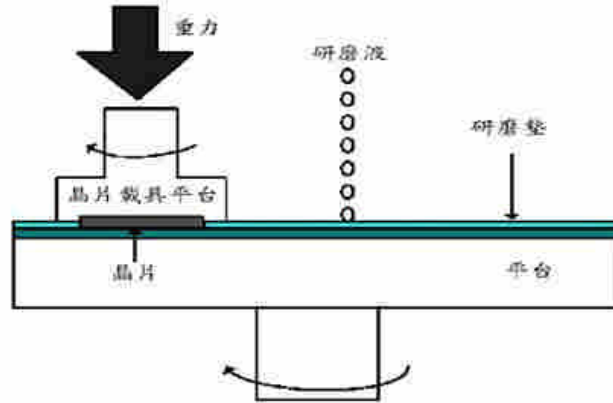


圖 7 銅製程化學機械研磨裝置圖

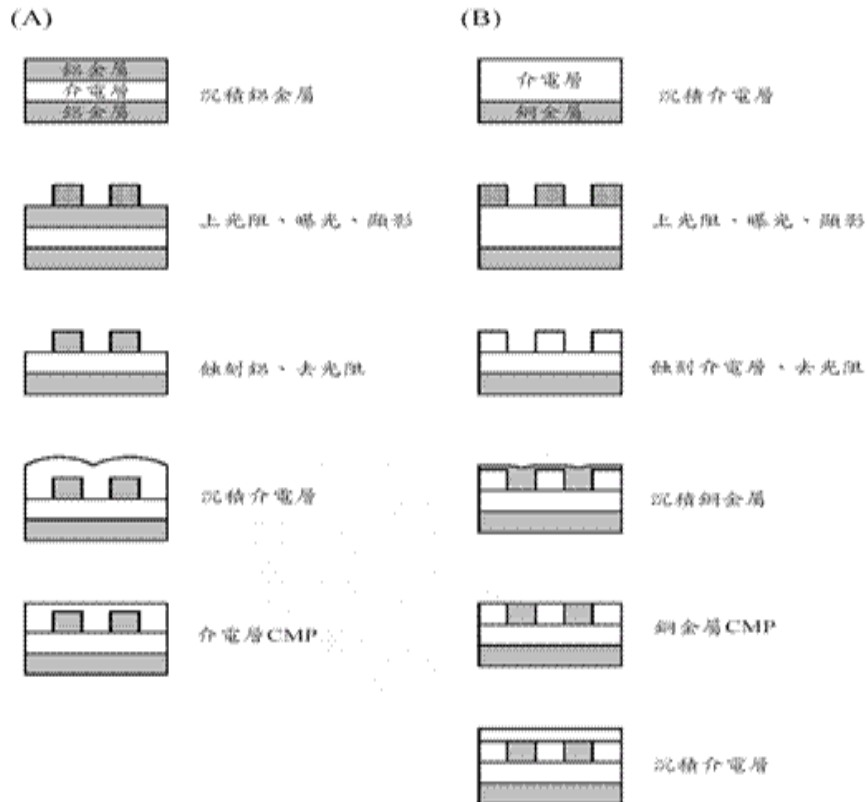


圖 8 銅製程與傳統介電質化學機械研磨之比較圖

在進行銅導線化學機械研磨製程時，低介電常數材料與阻障層金屬間的附著性質也是非常重要，有些低介電常數材料與阻障層的附著力不佳，常使得 CMP 的過程發生剝離或變形的情形，進而導致製程的失敗，如圖 9 所示，為各種材質相對於 CMP 壓力之比較圖。

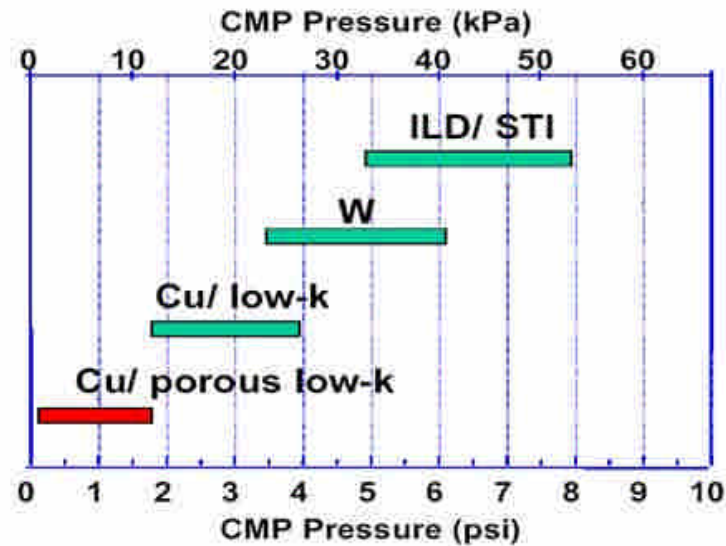


圖 9 各種材質相對於 CMP 壓力之比較圖

4. 擬訂計畫目的

本計畫的目的在於研究種晶層薄膜表面，經可見光，UV 光，電子束照射或撞擊後，其電性及形態變化的情形及兩者的關聯性。本研究是模擬 ULSI 製程中，製作銅與低介電係數絕緣層組成的多層連接線時，可能遭受到外來的因素及其對利用銅電鍍所做的中介窗之影響。

二、實驗步驟

1.本計劃的目的

在於研究種晶層薄膜表面，經可見光，UV 光，電子束照射或撞擊後，其電性及形態變化的情形及兩者的關聯性。本計畫是模擬 ULSI 製程，並使用 AFM 及 TEM 分析其表面形態。探討 SEED 層分別以可見光，UV 光，電子束照射之後的情形，藉以比較三者之間的差異。以下為可見光，UV 光，電子束之介紹。

1.1 可見光

由於電子在軌道跳動中所失去的能量不同，因此所放射出來的電磁波所產生的顏色也不同，如果大量的能量釋出就會看到藍光或紫外光，若能量很低，則就只有看到紅光或紅外光了，而這些釋出的能量所產生的彩色光，就稱之為可見光。

人眼只能看見宇宙裡非常狹窄的一段，一般稱為可見光帶，如圖 10 所示。可見光是一種電磁波，其範圍波長約為 4000 7000 埃($1\text{Å}=10^{-8}$ 公分= 10^{-4} 微米)。透過菱鏡可得知可見光的組成顏色，通常界定波長約為 4000 4500 埃的為紫光；波長約為 4500 5200 埃的為藍光；波長約為 5200 5600 埃的為綠光；波長約為 5600 6000 埃的光為黃光；波長約為 6000 6250 埃的光為橘光；波長約為 6250 7000 埃的光為紅光。在低頻率上，可見光、射頻及微波等，這些光子的能量會不足以打斷化學鍵結，一般稱為非游離輻射。

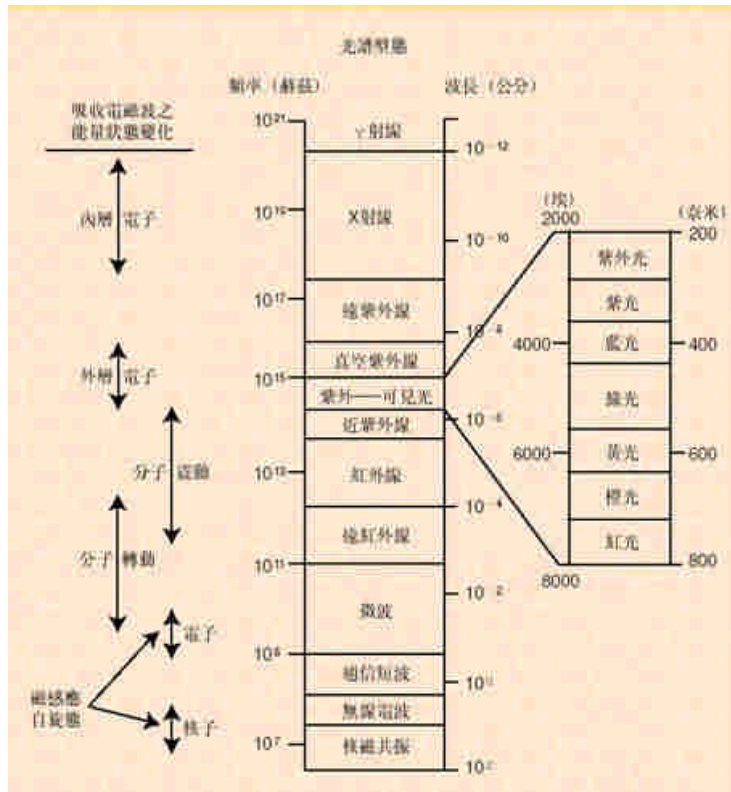


圖 10 光譜圖

電磁波也就是俗稱的光，具有波的性質，是以光速在空間傳播的一種能量形式。如表 3 所示，為電磁雷射之頻譜表。由表 3 可知，電磁波依照波長或頻率的不同而有不同能量及名稱。電磁波也具有粒子光子的特性，與物質作用時會有折射、反射和能量轉移的現象，也可以量測一束電磁波的光子數目來代表本身的強度。

表3 電磁雷射之頻譜表

電磁輻射的頻譜			
Spectrum of Electromagnetic Radiation			
範圍	波長(cm)	頻率(Hz)	能量(eV)
Radio 無線電	> 10	< 3 × 10 ⁹	< 10 ⁻⁵
Microwave 微波	10 - 0.01	3 × 10 ⁹ - 3 × 10 ¹²	10 ⁻⁵ - 0.01
Infrared 紅外線	0.01 - 7 × 10 ⁵	3 × 10 ¹² - 4.3 × 10 ¹⁴	0.01 - 2
Visible 可見光	7 × 10 ⁵ - 4 × 10 ⁻⁵	4.3 × 10 ¹⁴ - 7.5 × 10 ¹⁴	2 - 3
Ultraviolet 紫外線	4 × 10 ⁻⁵ - 10 ⁻⁷	7.5 × 10 ¹⁴ - 3 × 10 ¹⁷	3 - 10 ³
X-Rays X-射線	10 ⁷ - 10 ⁹	3 × 10 ¹⁷ - 3 × 10 ¹⁹	10 ³ - 10 ⁵
Gamma Rays 伽瑪射線	< 10 ⁹	> 3 × 10 ¹⁹	> 10 ⁵

1.2 UV 光

紫外光是一種電磁波，在電磁波譜中，其範圍波長為 100 4000 埃($1\text{Å}=10^{-8}$ 公分= 10^{-4} 微米)之電磁波。此範圍內，開始在可見光的短波極限，而與長波 X 射線的波長相重疊。紫外光是 J. W. Ritter 於 1801 年所發現的。應用上，在測定氣體或液體中如氯、二氧化硫、二氧化氮、二硫化碳、臭氧、汞等特定分子，以及各種未飽和化合物的成分的紫外吸收光譜，用途很大。

若在紫外線光譜上依波長仔細區分，可以發現有 A、B、C 三種類型！紫外線 A 的波長最長，約 400 320nm；紫外線 B 的波長其次，約 320 290nm；紫外線 C 的波長最短，約 290 100nm。

1.3 E-beam

本計畫所需的電子束(E-beam)係利用掃描式電子顯微鏡，如圖 11 所示，電子束能量分佈 X 光頻譜(Energy Dispersive X-Ray)，當電子束與試片作用，當內層電子被擊出後，外層電子掉入原子內層電子軌道而放出 X 光，不同原子序，不同能階電子所產生的 X 光各不相同，稱為特徵 X 光。分析特徵 X 光，可分析試片元素成份。電子束和試片的作用有兩類，一為彈性碰撞，幾乎沒有損失能量，另一為非彈性碰撞，入射電子束會將部份能量傳給試片，而產生二次電子、背向散射電子、歐傑電子、X 光、長波電磁放射、電子-電洞對等。這些信號可供 SEM 運用者有二次電子、背向散射電子、X 光、陰極發光、吸收電子及電子束引起電流(EBIC)等。

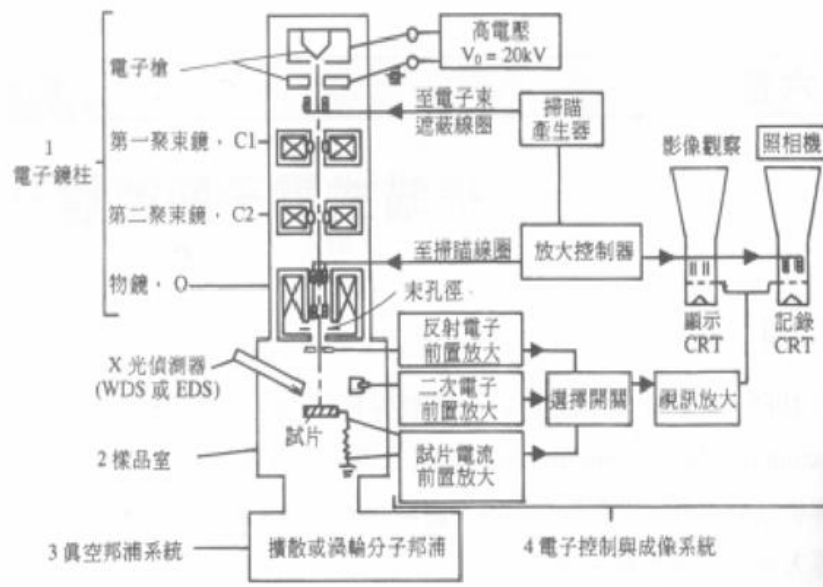


圖11 掃描式電子顯微鏡

2. 預期具有關鍵之實驗步驟

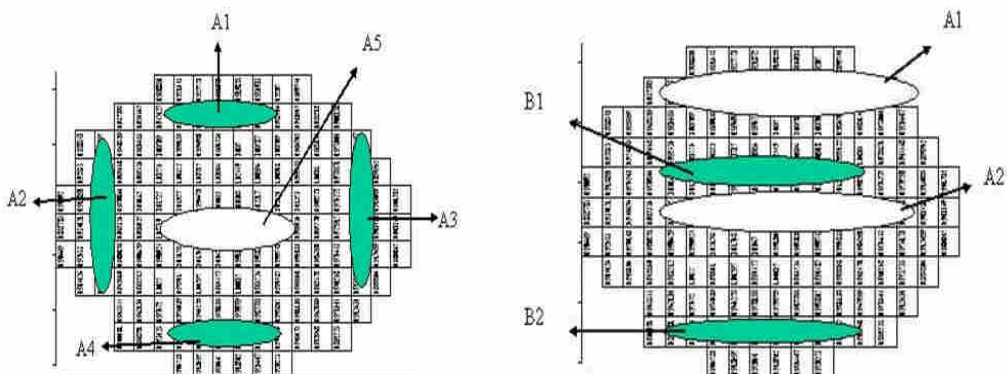
在銅種晶層(CU SEED LAYER)當層以可見光、可見光，UV 光及電子束照射之後，再經過銅電鍍，化學機械研磨，再經過 WAT 量測 Rc-Via 值。當層在以可見光、UV 光及電子束照射的時後，分別調整可見光、UV 光及電子束不同的強度以及控制不同照射時間的長短，並在晶片上不同的位置做改變,探討可見光、UV 光及電子束的強度、照射時間、位置，三者對於銅種晶層(CU SEED LAYER)當層以及經過化學機械研磨之後二者的影響。

在可見光的強度方面，以兩種強度來當做實驗的參數，強度(intensity)分別為 100%、46%。而在可見光的時間參數上，吾人則是預期選擇三種不同的時間來當做實驗依據，分別是二十秒、四十秒、以及六十秒。

在 UV 光的強度方面，以兩種強度來當做實驗的參數，強度分別為 99%、63%。而在 UV 光的時間參數上，吾人則是預期選擇三種不同的時間來當做實驗依據，分別是二十秒、四十秒、以及六十秒。

在 E-beam 的強度方面，以三種強度來當做實驗的參數，分別是強度 600 伏、5000 伏、10000 伏。而在照射 E-beam 的時間參數上，吾人則是預期選擇三種不同的時間來當做實驗依據，分別是二十秒、四十秒、以及六十秒。

在實驗的位置方面，我們分別在晶片的中心位置以及晶片的邊緣位置做區隔，形成了分別各二組及五組的對照組。希望可以在晶片位置上有探討的空間，可以發現位置上的變化影響。在實驗的條件方面，從蝕刻到化學機械研磨的過程當中，都是以同樣的條件和機台，並是在同一片晶片上做實驗。



3. 重要儀器之配合使用情形

材料分析

- (1)將上述元件以不同光源於設定時間照射。
- (2)以 AFM 及 TEM 照射及分析。

電性分析

測試的晶片在 SEED 層分別由不同可見光、UV 光、E-beam 條件的照射之後，再經過化學機械研磨之後，將晶片經過 WAT 的量測，得到了 Rc-Via 的阻值。Rc-Via 的阻值可以直接反應出可見光、UV 光、E-beam 照射之後所造成 SEED 當層的影響，所以可以經由阻值的高低來討論銅電鍍時品質的好壞，並總合出各種不同參數的差別。

儀器設備

- (1)XRD (X-ray Diffractor)
- (2)TEM (Transmission Electron Microscope)
- (3)SIMS (Secondary Ion Mass Spectroscope)
- (4)HP4156 Precision Semiconductor Parameter Analyzer
- (5)HP4284 LCR Meter

三、結果與討論

1. SEED 層以可見光照射

1.1 可見光

由於電子在軌道跳動中所失去的能量不同，因此所放射出來的電磁波所產生的顏色也不同，如果大量的能量釋出我們就會看到藍光或紫外光，如果能量很低我們就只有看到紅光或紅外光了，而這些釋出的能量所產生的彩色光便是我們常說的可見光。

人眼只能看見宇宙裡非常狹窄的一段，我們稱它為可見光帶如。可見光是一種電磁波，其範圍波長約為 4000 7000 埃($1\text{Å}=10^{-8}$ 公分= 10^{-4} 微米)。透過菱鏡可得知可見光的組成顏色，通常界定波長約為 4000 4500 埃的為紫光；波長約為 4500 5200 埃的為藍光；波長約為 5200 5600 埃的為綠光；波長約為 5600 6000 埃的光為黃光；波長約為 6000 6250 埃的光為橘光；波長約為 6250 7000 埃的光為紅光。在低頻率，如可見光、射頻、微波等，這些光子的能量不足以打斷化學鍵結，稱為非游離輻射。

電磁波也就是俗稱的光，具有波的性質，是以光速在空間傳播的一種能量形式。因此如，電磁波依照波長或頻率的不同而有不同能量及名稱。電磁波也具有粒子光子的特性，與物質作用時會有折射、反射和能量轉移的現象，也可以量測一束電磁波的光子數目來代表它的強度。

1.2 實驗設計

在 SEED 當層特以可見光照射之後，再經過銅電鍍，化學機械研磨，再經過 WAT 量測 Rc-Via 值。當在以可見光照射的時後，調整可見光的不同的強度以及控制不同照射時間的長短，並在晶片上不同的位置做改變，探討可見光的強度、照射時間、位置，三者對於 SEED 當層以及經過化學機械研磨之後二者的影響。

在可見光的強度方面，我們以兩種強度來當做實驗的參數，分別是強度(intensity)100%、46%。而在可見光的時間參數上，我們則是選擇了三種不同的時間來當做實驗依據，分別是二十秒、四十秒、以及六十秒。

在實驗的位置方面，我們分別在晶片的中心位置以及晶片的邊緣位置做區

隔，形成了分別各二組及五組的對照組。希望可以在晶片位置上有探討的空間，可以發現位置上的變化影響。

在以可見光照射的區域上，我們選擇將可見光照射在晶片裡中介道(VIA)上，並所有的實驗都是照射在同一位置，以使得其它的變數減到最少。在實驗的條件方面，從蝕刻到化學機械研磨的過程當中，都是以同樣的條件和機台，並是在同一片晶片上做實驗。

1.3 電性測試結果討論

實驗的晶片在 SEED 當層經由不同可見光條件的照射之後，再經過化學機械研磨之後，我們將晶片經過 WAT 的量測，得到了 Rc-Via 的阻值。Rc-Via 的阻值可以直接反應出可見光照射所造成 SEED 當層的影響，所以可以經由阻值的高低來討論銅電鍍時品質的好壞，並總合成各種不同參數的差別。

首先我們在晶片位置上做討論，如所示，在可見光強度為強的三種時間參數，分別是二十秒、四十秒、六十秒，我們則選擇了兩個位置實驗，分別座落在晶片的中心位置(A2)以及邊緣位置(A1)，如很明顯的可以看到在晶片中心的實驗數據均高於 1.00，而在晶片邊緣的實驗數據均低於 1.00。

另個實驗也是在可見光強度為強的條件下，針對位置所做之研究，如所示，我們選擇了五個位置，分別在晶片的上緣(A1)，下緣(A3)，左緣(A2)，右緣(A4)，以及中心(A5)。加以光線照射後，我們經由(圖 12a)可知，固定同一時間參數來做分析，晶片中心的阻值高於 1.10，而座落於四邊位置的阻值均低於 1.00。

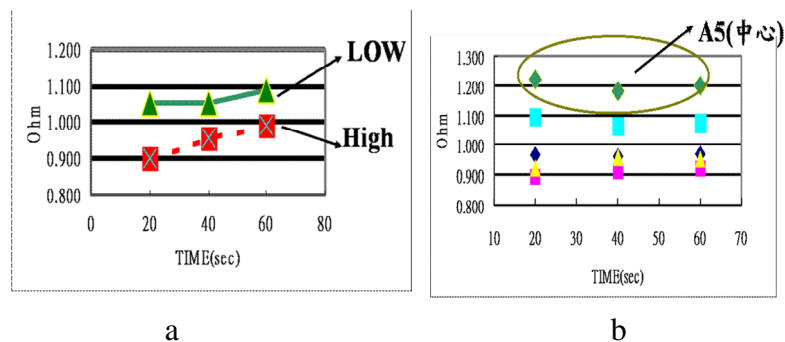


圖 12

藉由以上實驗，發現在同一光源，也就是可見光，在同一可見光強度，可見光屬強光，固定同一照射時間，晶片中心的阻值均高於邊緣位置的阻值。

再者我們在同一片晶片上發現，在可見光強度為弱光的條件下，在三種不同的時間參數下，如(圖 12b)所示，晶片中心位置的阻值均小於 1.10，而晶片邊緣的阻值均大於 1.10。也就是在相同的可見光屬弱光之條件下，相同的時間參數下，晶片中心的阻值均小於邊緣位置的阻值。

Rc-Via 的阻值在位置上而言，在可見光的照射下，在強光及弱光的條件下，分別固定了時間參數，可以很清楚的看到在晶片中心的阻值高於晶片邊緣的阻值。

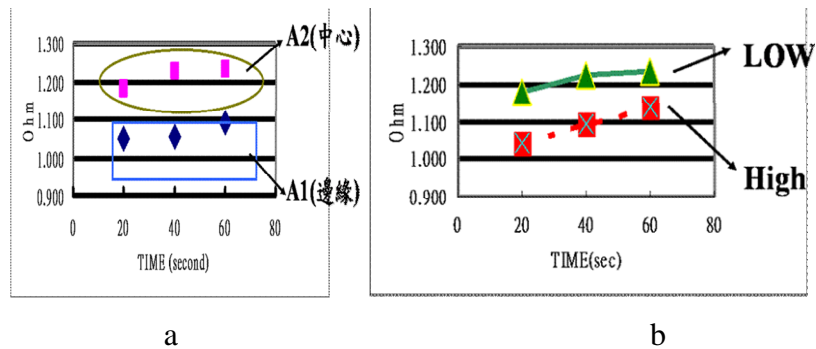


圖 13

針對可見光照射的時間長短來做探討，不同位置如(圖 13 圖 a,b)所示，在強度為強而或是強度為弱的條件下，伴隨著時間的增長，從二十秒，四十秒，到六十秒的過程當中，Rc-Via 的阻值是愈來愈高的。而在可見光屬強的曲線上，它往上升高是更加明顯的。因此在可見光的照射下，照射的時間加長的話，阻值是會伴隨著往上升高的。可見光強度的分析中，在照射時間固定下，強度屬強光的阻值是較低的，而強度為弱的阻值則是較高的。在另一個位置來看，可見光強度較強的阻值仍是低於強度較弱的。因此，由以上實驗結果，可以知道光的強度較強會影響阻值較大，也就是測出來的 Rc-Via 阻值會較高。

1.4 AFM 及 TEM 分析

AFM 方面我們選取在可見光強度為強光，位置則位於晶片的邊緣，設定照射時間為 20 秒，如(圖 14a)。經由之前的 WAT 分析可知，在可見光的條件下，以上條件為 Rc-Via 阻值最低。可以見到 AFM 的圖是非常的平坦，並沒有很大的晶粒變化。

TEM 方面我們選取了二個站點來做分析，分別是在在 SEED 當層接受可見光照射條件後做的 TEM 分析以及在化學機械研磨之後所做的 TEM 分析。我們選取了可見光強度為強光，照射時間 20 秒，如圖(14b)，是 SEED 當層的影像，可以見到銅(種晶層)、TaN(阻障層)，並可以觀察到種晶層的形態及和阻障層之

間的接合狀態。而另外選取了強度為弱光，位於晶片中心，照射時間為 20 秒，觀察 SEED 當層，如(圖 14c)，在接合處有很微小的晶粒。在鍍完銅之後所做的中介道的 TEM，如(圖 14d)。

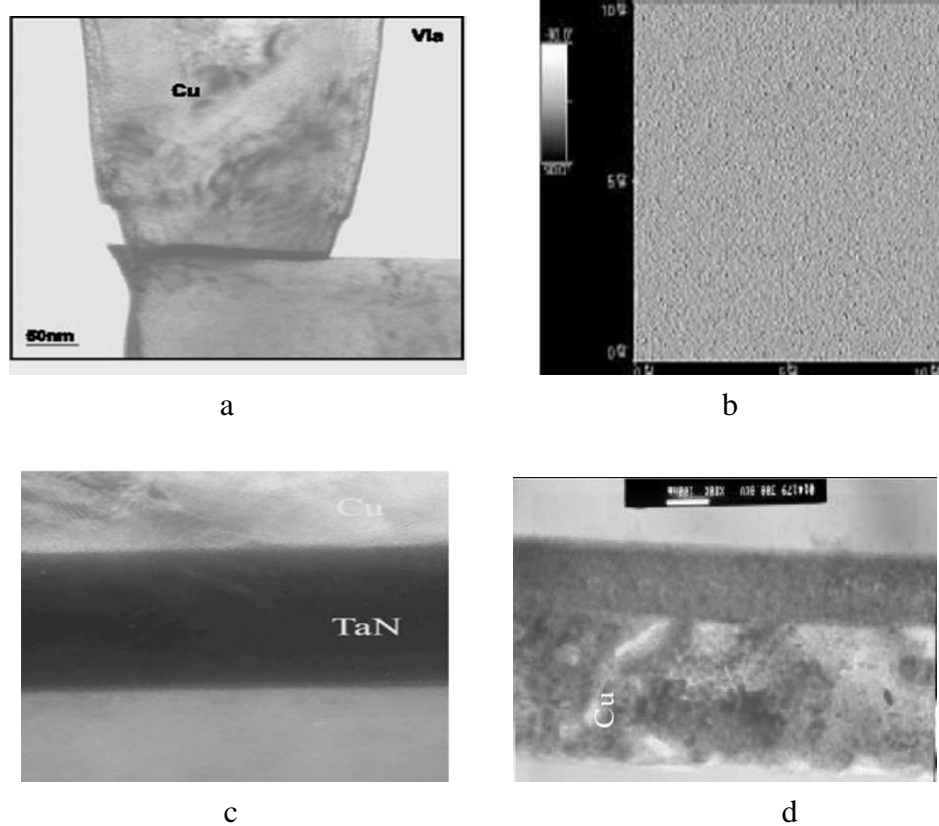


圖 14

2. SEED 層加以 UV 光照射

2.1 UV 光

紫外光是一種電磁波，在電磁波譜中，其範圍波長為 100 4000 埃($1\text{Å} = 10^{-8}$ 公分 = 10^{-4} 微米)的電磁波。這一範圍開始於可見光的短波極限，而與長波 X 射線的波長相重疊。紫外光是 J. W. Ritter 於 1801 年所發現的。應用上，在測定氣體或液體中如氯、二氧化硫、二氧化氮、二硫化碳、臭氧、汞等特定分子，以及各種未飽和化合物的成分的紫外吸收光譜，用途很大。

如果在紫外線光譜上依波長仔細區分，可以發現有 A、B、C 三種類型！紫外線 A 的波長最長，約 400 320nm；紫外線 B 的波長其次，約 320 290nm；紫外線 C 的波長最短，約 290 100nm。

高頻率的真空紫外線及 X 光（波長小於 100 毫微米），電磁波粒子（光子）有足夠能量可以打斷化學鍵結，稱為游離，屬於這個範圍的電磁波頻譜稱

為游離輻射，大家所熟知的 X 光之生物效應是與分子的游離有關。

2.2 實驗設計

在 SEED 當層特以 UV 光照射之後，再經過銅電鍍，化學機械研磨，再經過 WAT 量測 Rc-Via 值。當在以 UV 光照射的時後，調整 UV 光的不同的強度以及控制不同照射時間的長短，並在晶片上不同的位置做改變,探討 UV 光的強度、照射時間、位置，三者對於 SEED 當層以及經過化學機械研磨之後二者的影響。

在 UV 光的強度方面，我們以兩種強度來當做實驗的參數，分別是強度 (intensity)99%、63%。而在 UV 光的時間參數上，我們則是選擇了三種不同的時間來當做實驗依據，分別是二十秒、四十秒、以及六十秒。

在實驗的位置方面，我們分別在晶片的中心位置(A2)以及晶片的邊緣位置(A1)做區隔，形成了分別各為二組及五組的對照組。希望可以在晶片位置上有探討的空間，可以發現位置上的變化影響。

在以 UV 光照射的區域上，我們選擇將 UV 光照射在晶片裡中介道(VIA)上，並所有的實驗都是照射在同一位置，以使得其它的變數減到最少。在實驗的條件方面，從蝕刻到化學機械研磨的過程當中，都是以同樣的條件和機台，並是在同一片晶片上做實驗。

2.3 電性測試結果討論

實驗的晶片在 SEED 當層經由不同 UV 光條件的照射之後，再經過化學機械研磨之後，我們將晶片經過 WAT 的量測，得到了 Rc-Via 的阻值。Rc-Via 的阻值可以直接反應出 UV 光照射所造成 SEED 當層的影響，所以可以經由阻值的高低來討論銅電鍍時品質的好壞，並總合成各種不同參數的差別。

首先我們在晶片位置上做討論，在 UV 光強度為強的三種時間參數，分別是二十秒、四十秒、六十秒，我們則選擇了兩個位置實驗，，分別座落在晶片的中心位置(A2)以及邊緣位置(A1)，如(圖 15a)可以看到在晶片中心的實驗數據均高於 1.10，而在晶片邊緣的實驗數據均低於 1.10。

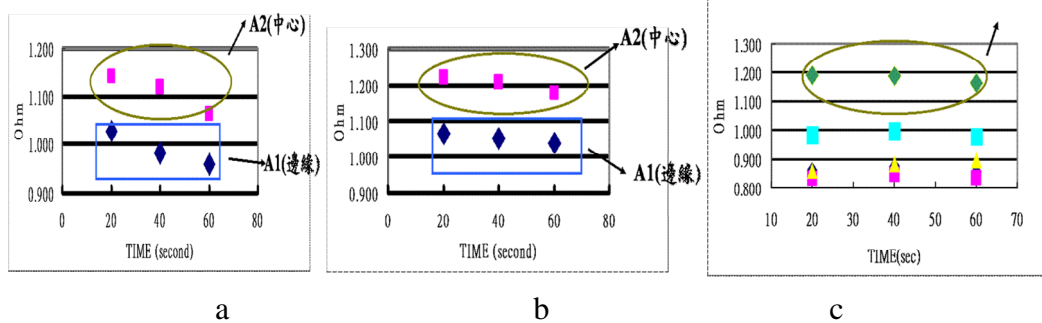


圖 15

另一個實驗也是在 UV 光強度為強的條件下，針對位置所做之研究，如圖所示，我們選擇了五個位置，分別在晶片的上緣(A1)，下緣(A3)，左緣(A2)，右緣(A4)，以及中心(A5)。加以光線照射後，我們經由(圖 15b)可知，固定同一時間參數來做分析，晶片中心的阻值高於 1.10，而座落於四邊位置的阻值均低於 1.10。

因此藉由以上實驗，發現在同一光源，也就是 UV 光，在同一 UV 光強度，UV 光屬強光，固定同一照射時間，晶片中心的阻值均高於邊緣位置的阻值。

再者我們在同一片晶片上發現，在 UV 光強度為弱光的條件下，在三種不同的時間參數下，如(圖 15c)所示，晶片中心位置(A2)的阻值均小於 1.10，而晶片邊緣(A1)的阻值均大於 1.10。也就是在相同的 UV 光屬弱光之條件下，相同的時間參數下，晶片中心的阻值均小於邊緣位置的阻值。

Rc-Via 的阻值在位置上而言，在 UV 光的照射下，在強光及弱光的條件下，分別固定了時間參數，可以很清楚的看到在晶片中心的阻值高於晶片邊緣的阻值。

針對 UV 光照射的時間長短來做探討，在強度為強而或是強度為弱的條件下，伴隨著時間的增長，從二十秒，四十秒，到六十秒的過程當中，Rc-Via 的阻值是愈來愈低的。因此在 UV 光的照射下，照射的時間加長的話，阻值是會伴隨著往下降低的，但變化的幅度很小。UV 光強度的分析中，在照射時間固定下，強度屬強光的阻值是較高的，而強度為弱的阻值則是較低的，但並沒有高出很多。我們選擇了晶片其它的位置來做相同的實驗，UV 光強度較弱的阻值仍是低於強度較強的。因此，綜合以上實驗結果，可以知道 UV 光的強度較強會影響阻值較大，也就是測出來的 Rc-Via 阻值會較高。

2.4 AFM 及 TEM 分析

AFM 選取在 UV 光強度為弱光，位置則位於晶片的邊緣，設定照射時間為 60 秒。經由 WAT 分析可知，以上條件為 Rc-Via 阻值最低。由圖可見是非常的平坦。選取了 UV 光強度為弱光，位置則位於晶片的中心，照射時間為 60 秒。銅的表面與圖相比較下，並沒那樣平坦。

TEM 在 SEED 當層接受 UV 光照射條件後做的 TEM 分析。選取了 UV 光強度為弱光，照射時間 60 秒，是 SEED 當層的影像，觀察銅(種晶層)、TaN(阻障層)，形態及和阻障層之間的接合狀態。而另外選取了強度為弱光，位於晶片中心，照射時間為 60 秒，觀察 SEED 當層。而在鍍完銅之後所做的中介窗的 TEM。

3. SEED 層加以 E-beam 照射

3.1 E-beam

實驗所需的電子束(E-beam)係利用掃描式電子顯微鏡裡的電子束能量分佈 X 光頻譜(Energy Dispersive X-Ray)，當電子束與試片作用，當內層電子被擊出後，外層電子掉入原子內層電子軌道而放出 X 光，不同原子序，不同能階電子所產生的 X 光各不相同，稱為特徵 X 光。分析特徵 X 光，可分析試片元素成份。電子束和試片的作用有兩類，一為彈性碰撞，幾乎沒有損失能量，另一為非彈性碰撞，入射電子束會將部份能量傳給試片，而產生二次電子、背向散射電子、歐傑電子、X 光、長波電磁放射、電子-電洞對等。這些信號可供 SEM 運用者有二次電子、背向散射電子、X 光、陰極發光、吸收電子及電子束引起電流(EBIC)等。

X 光：入射電子和試片進行非彈性碰撞可產生連續 X 光和特性 X 光，前者係入射電子減速所放出的連續光譜，形成背景決定最少分析之量，後者係特定能階間之能量差，可藉以分析成分元素。

當電子束與材料作用時，主要會產生三種訊號，

1. 電子訊號:包括未散射電子、散射電子(彈性、非彈性反射、穿透電子和被吸收電子)，激發電子(二次電子及歐傑電子(Auger electron))
2. 電磁波訊號:包括 X 光射線、可見光(陰極射線螢光)。
3. 電動勢。

二次電子(Secondary Electrons)：電子束和試片作用，可將傳導能帶(conduction band)的電子擊出，此即為二次電子，其能量約 $< 50\text{eV}$ 。由於是低能量電子，所以只有在距離試片表面約 50~500Å 深度範圍內所產生之二次電子，才有機會逃離試片表面而被偵測到。由於二次電子產生的數量，會受到試片表

面起伏狀況影響，所以二次電子影像可以觀察出試片表面之形貌特徵。

背向散射電子(Backscattered Electrons)：入射電子與試片子發生彈性碰撞，而逃離試片表面的高能量電子，其動能等於或略小於入射電子的能量。背向散射電子產生的數量，會因試片元素種類不同而有差異，試片中平均原子序越高的區域，釋放出來的背向散射電子越多，背向散射電子影像也就越亮，因此背向散射電子影像有時又稱為原子序對比影像。由於背向散射電子產生於距試片表面約 5000Å 的深度範圍內，由於入射電子進入試片內部較深，電子束已被散射開來，因此背向散射電子影像解析度不及二次電子影像。

3.2 實驗設計

在 SEED 當層特以 E-beam 照射之後，再經過銅電鍍，化學機械研磨，再經過 WAT 量測 Rc-Via 值。當在以 E-beam 照射的時後，調整 E-beam 的不同的強度以及控制不同照射時間的長短，並在晶片上不同的位置做改變,探討 E-beam 的強度、照射時間、位置，三者對於 SEED 當層以及經過化學機械研磨之後二者的影響。

在 E-beam 的強度方面，我們以三種強度來當做實驗的參數，分別是強度 600 伏、5000 伏、10000 伏。而在照射 E-beam 的時間參數上，我們則是選擇了三種不同的時間來當做實驗依據，分別是二十秒、四十秒、以及六十秒。

在實驗的位置方面，我們分別在晶片的中心位置(B1)以及晶片的邊緣位置(B2)做區隔，形成了分別二組的對照。希望可以在晶片位置上有探討的空間，可以發現位置上的變化影響。

在以 E-beam 照射的區域上，我們選擇將 E-beam 照射在晶片裡中介道(VIA)上，並所有的實驗都是照射在同一位置，以使得其它的變數減到最少。在實驗的條件方面，從蝕刻到化學機械研磨的過程當中，都是以同樣的條件和機台，並是在同一片晶片上做實驗。

3.3 電性測試結果討論

實驗的晶片在 SEED 當層經由不同 E-beam 的照射之後，再經過化學機械研磨之後，我們將晶片經過 WAT 的量測，得到了 Rc-Via 的阻值。Rc-Via 的阻值可以直接反應出 E-beam 照射所造成 SEED 當層的影響，所以可以經由阻值的高低來討論銅電鍍時品質的好壞，並總合成各種不同參數的差別。

表 4

sec	伏		B1	B2
60	600	S1	1.077	0.874
40	600	S2	1.123	0.914
20	600	S3	1.136	0.931
60	5000	S4	1.185	0.970
40	5000	S5	1.168	0.971
20	5000	S6	1.188	0.970
60	10000	S7	1.162	0.953
40	10000	S8	1.138	0.935
20	10000	S9	1.095	0.910

首先我們在晶片位置上做討論，如表 4，在 E-beam 強度為 600 伏的三種時間參數，分別是二十秒、四十秒、六十秒，我們則選擇了兩個位置實驗，分別座落在晶片的中心位置(B1)以及邊緣位置(B2)，很明顯的可以看到在晶片中心的實驗數據均高於 1.05，而在晶片邊緣的實驗數據均低於 0.95。在 E-beam 強度為 5000 伏的條件下，晶片中心位置的阻值均小於 1.00，而晶片邊緣的阻值均大於 1.15。E-beam 強度為 10000 伏，晶片中心位置的阻值均小於 0.95，而晶片邊緣的阻值均大於 1.10。因此如(圖 16)就 Rc-Via 的阻值在位置上而言，在 E-beam 的照射下，在三種不同的強度，分別固定了時間參數，可以很清楚的看到在晶片中心的阻值高於晶片邊緣的阻值。

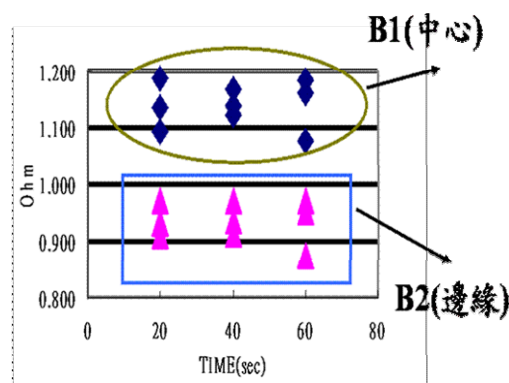


圖 16

針對 E-beam 照射的時間長短來做探討，以晶片中心(B1)來看，如(圖 17a)所示，在強度為 600 伏的條件下，伴隨著時間的增長，從二十秒，四十秒，到六十秒的過程當中，Rc-Via 的阻值是愈來愈低的。在強度為 5000 伏的條件下，伴隨著時間的增長，Rc-Via 的阻值變化並沒有很明顯。在強度為 10000 伏的條件下，伴隨著時間的增長，從二十秒，四十秒，到六十秒的過程當中，Rc-Via

的阻值是愈來愈高的。以晶片邊緣(B2)來看，如(圖 17b)所示，在強度為 600 伏的條件下，時間增加， Rc-Via 的阻值是愈來愈低的。在強度為 5000 伏的條件下，時間增長， Rc-Via 的阻值變化並沒有很明顯。在強度為 10000 伏的條件下，伴隨著時間的增長，從二十秒，四十秒，到六十秒的過程當中，Rc-Via 的阻值是愈來愈高的。不同位置的結果是非常類似的，10000 伏與時間增長，較易影響阻值。而 600 伏則顯示出了向下的趨勢。

就 E-beam 強度的分析中，在晶片中心位置，如(圖 17c,d)所示，固定照射時間，強度 5000 伏的阻值是較高的，但是 10000 伏的阻值很靠近 5000 伏，而強度為 600 伏的阻值則是較低的。我們選擇了晶片其它的位置來做相同的實驗，如圖所示，E-beam 強度 5000 伏的阻值仍是高於強度 600 伏的。因此，綜合以上實驗結果，可以知道 E-beam 的強度大於 5000 伏以上會影響阻值較大，也就是測出來的 Rc-Via 阻值會較高。

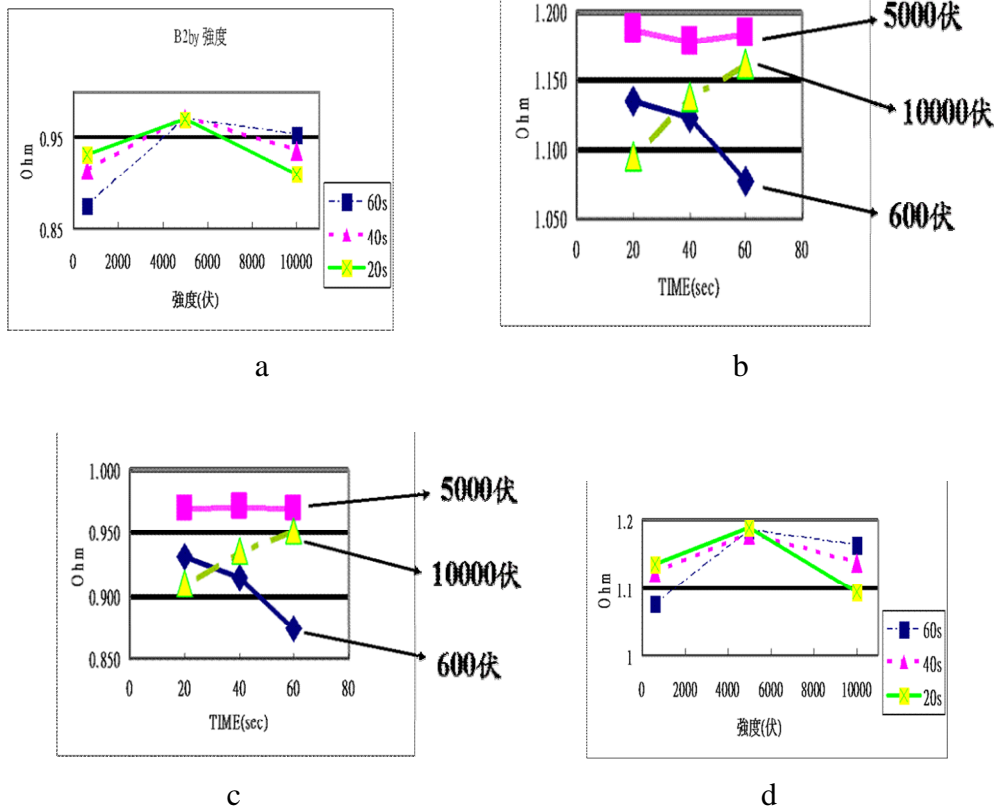


圖 17

3.4 AFM 及 TEM 分析

AFM 方面我們選取 E-beam 強度為 600 伏，位置則位於晶片的邊緣，設定照射時間為 60 秒，經由配合 AFM 的圖，以上條件為 Rc-Via 阻值最低。E-beam 強度為 5000 伏，位置則位於晶片的邊緣，設定照射時間為 20 秒，為阻值最高的條件。

TEM 方面，我們選取了 E-beam 為 600 伏，照射時間 20 秒，是 SEED 當層的影像，可以見到銅(種晶層)、TaN(阻障層)的形態及和接合狀態。而另外選取了 E-beam 為 5000 伏，照射時間為 60 秒，觀察 SEED 當層，在接合處有很微小的空洞。在鍍完銅之後所做的中介道的 TEM。

四、結論

1. 結論

當線寬下降到 130nm 以下時，ULSI 後段製程中鋁將全面被銅來取代，又隨著尺寸的變小，銅/低介電係數組成的多層連接線的將被大幅的應用，因此在多層連接線中扮演上下層連接的中介窗其阻值的改善日趨重要。

本文模擬 ULSI 製程，製作銅與低介電係數絕緣層組成的多層連接線的中介窗時，可能遭受到外來的因素及其對利用銅電鍍所做的中介窗影響作深入的研究。既是在沈積銅 SEED 層後，再以可見光、UV 光、及 E-beam 照射，及電性量測中介窗的 R_c 值。並利用 AFM 及 TEM 觀察照射或撞擊後 SEED 的表層形態以了解表層形態與 R_c 變化值兩者之間的關聯性。由於 E-beam 可以深透 1 μ m，而阻障層約 500 埃，種晶層約為 1500 埃，在 E-beam 大於 5000 伏，故其影響 SEED 層更為明顯。實驗結果顯示，在可見光照射下，隨著時間增長 SEED 層粗糙的情形也愈明顯。但在 UV 光照射下，SEED 層粗糙情形，較受光強度的影響，但與時間較無顯著關係。

此外，在沈積 SEED 層之前，由於位置不同的中介窗蝕刻速率也不同，改變了中介窗的形狀，進而影響銅電鍍，化學機械研磨之後的電性。因此中介窗的阻抗，也受位置上的不同而呈現差異。

2. 未來展望

1. 本研究只針對 SEED 的表面經過可見光，UV 光，及 E-beam 照射後，表面形態的變化做調查，但吾人相信 SEED 與阻障層經過可見光，UV 光，及 E-beam 照射後，應該會產生化學變化，該變化將會影響中介窗的阻值，值得繼續研究。

2. 此外在沈積 SEED 之後到銅 plating 之間 Q-time(quiescent time)的長短，相信也會影響 SEED 表面形態的變化，故也必須深入研究。

五、參考文獻

- <1>. J. Li, T. E. Seidel, J. W. Mayer, "Copper-Based Metallization in ULSI Structure", MRS Bulletin, AUGUST, 15(1994).
- <2>. I. Sun, Maenpa M-A. Nicolet and M. Lumoajarvi, "Thermal Stability of Hafnium and Titanium Nitride Diffusion Barrier in Multilayer Contacts to Silicon" J.Electrochem. Soc., 103 (1983) 1215-1218
- <3>. H. P. Kattelus, M.-A. Nicolet, "Chap.8 Diffusion Barrier in Semiconductor Contact Metallization", edited by D. Gupta and P.S.Ho(Noyes Pulication, New Jersey, 1988),pp432
- <4>. J . W. Mayer, S. S. Lau, "Chap. 11Reaction Kinetic: Silicides, Aluminides, and Diffusion Barrier", Electronic Materials Science: for Intergrated Circuits in Si and GaAs,(Macmillan Publishing Company, New York, USA, 1990)
- <5>ohn L. Vossen and Werner Kerm, "Thin Film Process", AcademicProc.(1991)134
- <6> D. Westwood, "Chap. 9 Reactive Sputter deposition", Handbook of Plasma Processing Technology, (Noyes Publication, Park Ridge, NewJersey, USA, 1990)
- <7>. L. Smith, "Thin-Film Deposition Principles and Practice", TheMcGraw-Kill Companies, Inc. 483-499(1999)
- <8>. Ohring, "Chap. 3 Physical Vapor Deposition", The Materials Science of Thin Films, (Academic Press, UK, 1992)
- <9>ohn Wiley and Sons,"Chap.6 Sputtering", Glow Discharge Process, Brain Campman, New York 1980
- <10>e National Technology Roadmap for Semiconductors,1997 Edition,Semiconductor Industry Association (Semiconductor Industry Association,San Jose,CA,1997)
- <11> Ivanov, Thin Solid Films,1332,325(1998)
- <12> Sad, J. Pelleg, "Co-sputtered TiB₂ as a diffusion Barrier for Advanced Microelectronics with Cu", Applied Surface Science,91,263(1995)
- <13> C. Park and K. B. Kim, "Effect of annealing of Titanium Nitride on the Diffusion Barrier Property in Cu Metallization", J. Electrochem. Soc., 142(1995)3109-3115
- <14> K. Huang, Shi-Qing Wang,"Thin Ti/TiN barrier for ULSI application", MRS.,403(1996)495-499
- <15> Q. Wang, J. Brand, S. Sailesh, R. Shailesh and K. B. kin, "Reactive Sputtered TiN as a Diffusion Barrier Between Cu and Si", J.Appl. Phys., 68(1990) 5176-5178
- <16>Njan Saha, Rama B. Inturi, Jokn A. Barnard "Effect of thickness and substrates on the mechanical properties of tantalum and tantalum nitride thin films", MRS., 403(1996)259-264
- <17> Krusin, Thin solid films,104(1983)81-87

- <18>yumi B. Takeyama, "Application of amorphous Cu-Zr binary alloy as a diffusion barrier in Cu/Si contact system", J.Appl.Phys.80(1),1 July 1996,569-573
- <19>Vishal Suthar, Christine Hoeflich and Brad J. Burrow, "Diffusion barrier properties of TiW between Si and Cu", J.appl.Phys.73(5)1March 1993, pp.2301-2320
- <20> Kubaschewski, C. B. Alcock, "Metallurgical Thermochemistry",pp.384

六、致 謝

在此要感謝荃文科技公司負責人馮潤華先生與執行長蔡子曜先生支助部分經費執行產學合作，以及成功大學為電子研究所方炎坤教授、蔡宗祐教授、褚伯韜教授、何彥仕教授、陳宗德先生提供素材與資源讓此計劃順利進行；當然明新科技大學透過校內專題研究計畫補助經費亦功不可沒。

明新科技大學 97 年度 研究計畫執行成果自評表

計畫類別： 任務導向計畫 整合型計畫 <input checked="" type="checkbox"/> 個人計畫 所屬院(部)： <input checked="" type="checkbox"/> 工學院 管理學院 服務學院 通識教育部 執行系別： 電子系 計畫主持人： 陳啟文 職稱：副教授 計畫名稱： 利用離子預植入磊晶層製程改善低壓功率電晶體特性之研究 計畫編號： MUST-97 電子-01 計畫執行時間： 97年3月1日至 97年9月30日									
計畫執行成效	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 10%; text-align: center; vertical-align: middle;">教學方面</td> <td style="padding: 5px;"> 1.對於改進教學成果方面之具體成效： <u>學術理論:本淺接面結構研究在功率電晶體界尚未受到深入的探討。</u> 2.對於提昇學生論文/專題研究能力之具體成效： <u>人員訓練:執行本計劃之系統配置調整、及執行元件製程均對研究人員有所提升。</u> 3.其他方面之具體成效： <u>跨系整合:透過共同主持人支援，利用電子系與電機系計有設備儀器，整合成可測試本計畫實驗樣品之高電壓高電流測試系統，促進資源共享，提高設備利用率。</u> </td> </tr> <tr> <td style="width: 10%; text-align: center; vertical-align: middle;">學術研究方面</td> <td style="padding: 5px;"> 1.該計畫是否有衍生出其他計畫案 <input checked="" type="checkbox"/>是 <input type="checkbox"/>否 <u>計畫名稱：(申請 98 年校內計畫) 奈米級金氧半場效電晶體中使用高介電質係絕緣層在不同介面層下對電性影響之研究</u> 2.該計畫是否有產生論文並發表 <input checked="" type="checkbox"/>已發表 <u>2 篇</u> <input checked="" type="checkbox"/>預定投稿/審查中 <u>2 篇</u> <input type="checkbox"/>否 <u>發表期刊(研討會)名稱：ISC(智慧型系統工程應用研討會)</u> <u>發表期刊(研討會)日期：97年3月20日</u> 3.該計畫是否有要衍生學合作案、專利、技術移轉 <input checked="" type="checkbox"/>是 <input type="checkbox"/>否 <u>請說明衍生項目：97年荃文科技產學合作計畫</u> </td> </tr> </table>	教學方面	1.對於改進教學成果方面之具體成效： <u>學術理論:本淺接面結構研究在功率電晶體界尚未受到深入的探討。</u> 2.對於提昇學生論文/專題研究能力之具體成效： <u>人員訓練:執行本計劃之系統配置調整、及執行元件製程均對研究人員有所提升。</u> 3.其他方面之具體成效： <u>跨系整合:透過共同主持人支援，利用電子系與電機系計有設備儀器，整合成可測試本計畫實驗樣品之高電壓高電流測試系統，促進資源共享，提高設備利用率。</u>	學術研究方面	1.該計畫是否有衍生出其他計畫案 <input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否 <u>計畫名稱：(申請 98 年校內計畫) 奈米級金氧半場效電晶體中使用高介電質係絕緣層在不同介面層下對電性影響之研究</u> 2.該計畫是否有產生論文並發表 <input checked="" type="checkbox"/> 已發表 <u>2 篇</u> <input checked="" type="checkbox"/> 預定投稿/審查中 <u>2 篇</u> <input type="checkbox"/> 否 <u>發表期刊(研討會)名稱：ISC(智慧型系統工程應用研討會)</u> <u>發表期刊(研討會)日期：97年3月20日</u> 3.該計畫是否有要衍生學合作案、專利、技術移轉 <input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否 <u>請說明衍生項目：97年荃文科技產學合作計畫</u>				
教學方面	1.對於改進教學成果方面之具體成效： <u>學術理論:本淺接面結構研究在功率電晶體界尚未受到深入的探討。</u> 2.對於提昇學生論文/專題研究能力之具體成效： <u>人員訓練:執行本計劃之系統配置調整、及執行元件製程均對研究人員有所提升。</u> 3.其他方面之具體成效： <u>跨系整合:透過共同主持人支援，利用電子系與電機系計有設備儀器，整合成可測試本計畫實驗樣品之高電壓高電流測試系統，促進資源共享，提高設備利用率。</u>								
學術研究方面	1.該計畫是否有衍生出其他計畫案 <input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否 <u>計畫名稱：(申請 98 年校內計畫) 奈米級金氧半場效電晶體中使用高介電質係絕緣層在不同介面層下對電性影響之研究</u> 2.該計畫是否有產生論文並發表 <input checked="" type="checkbox"/> 已發表 <u>2 篇</u> <input checked="" type="checkbox"/> 預定投稿/審查中 <u>2 篇</u> <input type="checkbox"/> 否 <u>發表期刊(研討會)名稱：ISC(智慧型系統工程應用研討會)</u> <u>發表期刊(研討會)日期：97年3月20日</u> 3.該計畫是否有要衍生學合作案、專利、技術移轉 <input checked="" type="checkbox"/> 是 <input type="checkbox"/> 否 <u>請說明衍生項目：97年荃文科技產學合作計畫</u>								
成果自評	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 10%; text-align: center; vertical-align: middle;">計畫預期目標：</td> <td style="padding: 5px;"> <u>本計劃的目的在於研究種晶層薄膜表面，經可見光，UV光，電子束照射或撞擊後，其電性及形態變化的情形及兩者的關聯性。本研究是模擬ULSI製程中，製作銅與低介電係數絕緣層組成的多層連接線時，可能遭受到外來的因素及其對利用銅電鍍所做的中介窗之影響。</u> </td> </tr> <tr> <td style="width: 10%; text-align: center; vertical-align: middle;">計畫執行結果：</td> <td style="padding: 5px;"> <u>吾人發現可見光，UV光，及電子束的照射強度，時間，皆會影響種晶層表面。但其影響程度皆不相同，其中以電子束的影響最大。例如5000伏以上的電子束照射20秒以上就可以使中介窗的電阻變化20%以上。又受可見光與UV光照射後的中介窗電阻變化趨勢剛好相反，此外並發現中介窗受可見光，UV光，及電子束照射後其阻值的變化與中介窗在晶圓上的位置有很大的關係。</u> </td> </tr> <tr> <td colspan="2" style="text-align: right; padding: 5px;"> 預期目標達成率：<u>100 %</u> </td> </tr> <tr> <td style="width: 10%; text-align: center; vertical-align: middle;">其它具體成效：</td> <td style="padding: 5px;"> 1.產學合作:本計劃的實驗模組大部分應用於產界成品製程上,研究結果必然有助於產業界在未來產品製程改進的參考。 2.經濟效益:預期此項成果可找到有較佳電性的條件模組,並對元件在高電壓應力下的可靠度提升有大幫助。 </td> </tr> </table>	計畫預期目標：	<u>本計劃的目的在於研究種晶層薄膜表面，經可見光，UV光，電子束照射或撞擊後，其電性及形態變化的情形及兩者的關聯性。本研究是模擬ULSI製程中，製作銅與低介電係數絕緣層組成的多層連接線時，可能遭受到外來的因素及其對利用銅電鍍所做的中介窗之影響。</u>	計畫執行結果：	<u>吾人發現可見光，UV光，及電子束的照射強度，時間，皆會影響種晶層表面。但其影響程度皆不相同，其中以電子束的影響最大。例如5000伏以上的電子束照射20秒以上就可以使中介窗的電阻變化20%以上。又受可見光與UV光照射後的中介窗電阻變化趨勢剛好相反，此外並發現中介窗受可見光，UV光，及電子束照射後其阻值的變化與中介窗在晶圓上的位置有很大的關係。</u>	預期目標達成率： <u>100 %</u>		其它具體成效：	1.產學合作:本計劃的實驗模組大部分應用於產界成品製程上,研究結果必然有助於產業界在未來產品製程改進的參考。 2.經濟效益:預期此項成果可找到有較佳電性的條件模組,並對元件在高電壓應力下的可靠度提升有大幫助。
計畫預期目標：	<u>本計劃的目的在於研究種晶層薄膜表面，經可見光，UV光，電子束照射或撞擊後，其電性及形態變化的情形及兩者的關聯性。本研究是模擬ULSI製程中，製作銅與低介電係數絕緣層組成的多層連接線時，可能遭受到外來的因素及其對利用銅電鍍所做的中介窗之影響。</u>								
計畫執行結果：	<u>吾人發現可見光，UV光，及電子束的照射強度，時間，皆會影響種晶層表面。但其影響程度皆不相同，其中以電子束的影響最大。例如5000伏以上的電子束照射20秒以上就可以使中介窗的電阻變化20%以上。又受可見光與UV光照射後的中介窗電阻變化趨勢剛好相反，此外並發現中介窗受可見光，UV光，及電子束照射後其阻值的變化與中介窗在晶圓上的位置有很大的關係。</u>								
預期目標達成率： <u>100 %</u>									
其它具體成效：	1.產學合作:本計劃的實驗模組大部分應用於產界成品製程上,研究結果必然有助於產業界在未來產品製程改進的參考。 2.經濟效益:預期此項成果可找到有較佳電性的條件模組,並對元件在高電壓應力下的可靠度提升有大幫助。								

附錄：本計劃期間發表論文封面

第一篇

附錄：本計劃期間發表論文封面

第二篇